

**概述:**

D8563是低功耗的CMOS 实时时钟 / 日历电路， 它提供一个可编程时钟输出， 一个中断输出和掉电 检测器， 所有的地址和数据通过I²C总线接口串行传递。最大总线速度为400Kbits/s， 每次读写数据后， 内嵌的字地址寄存器会自动产生增量。

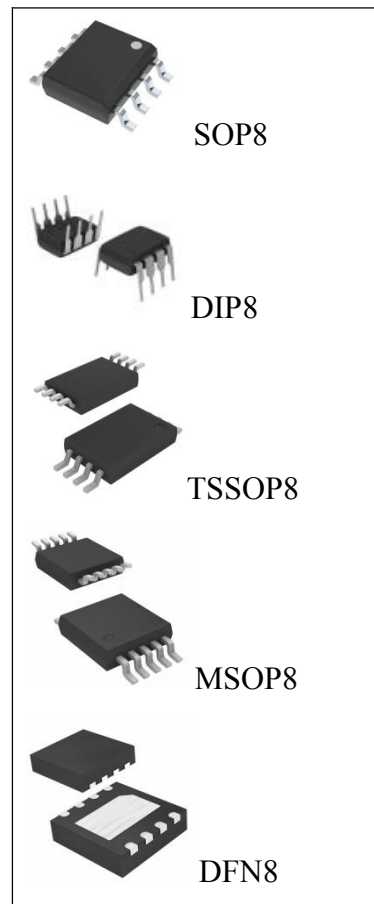
D8563采用DIP8、SOP8、TSSOP8、MSOP8、DFN8的封装形式封装。

主要特点:

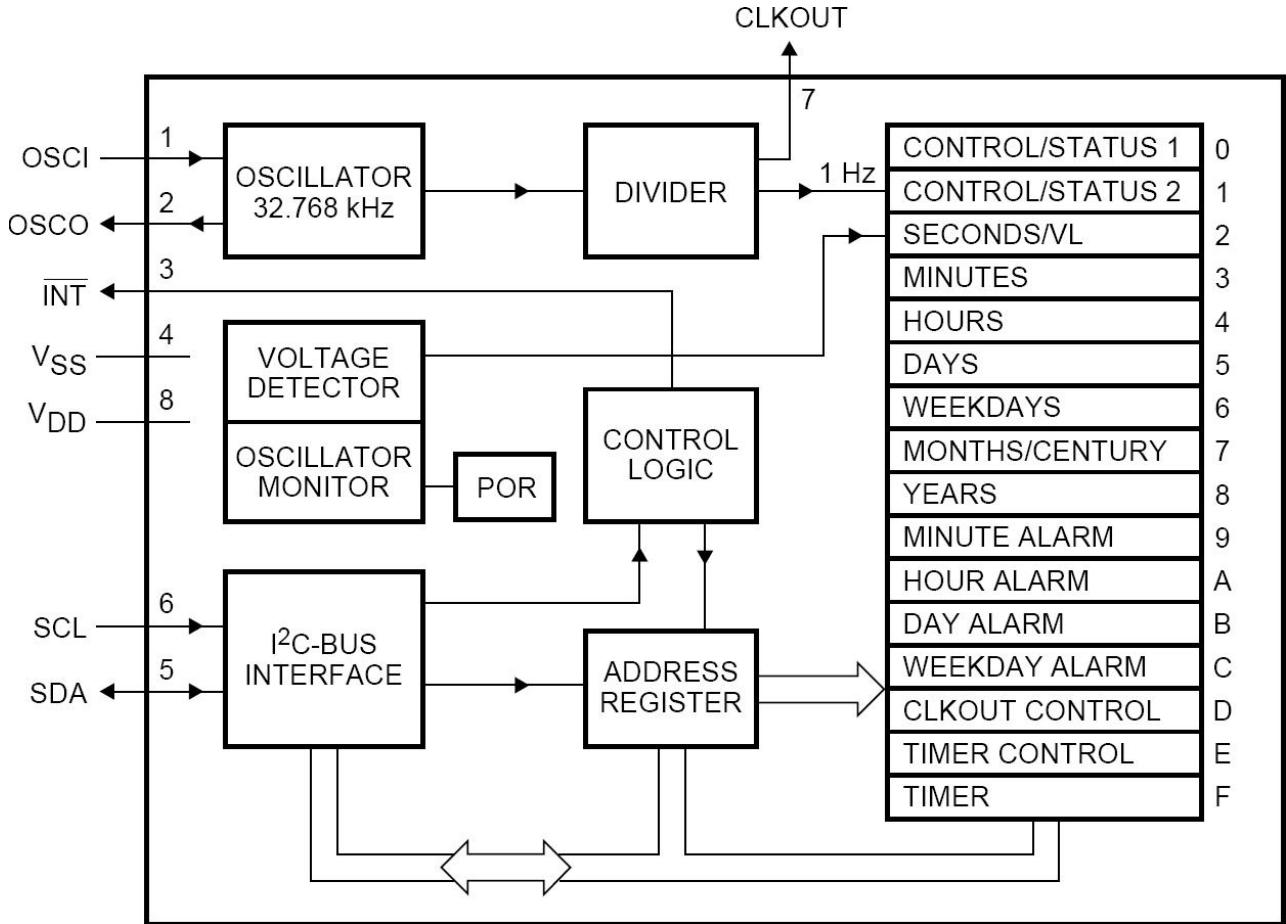
- 工作电压范围： 1.0~5.5 V
- 低待机电流： 典型值为 0.25 μ A ($V_{DD} = 3.0$ V, $T_{amb} = 25$ °C)
- 400 kHz 的I²C总线接口 ($V_{DD} = 1.8 \sim 5.5$ V)
- 可编程时钟输出频率为： 32.768 kHz, 1024 Hz, 32 Hz 及1 Hz
- 内置报警和定时器功能
- 内置掉电检测器
- 内置世纪标志
- 内部集成的振荡器电容
- 内置电源复位功能
- I²C总线从地址： 读， A3H； 写， A2H
- 开漏中断引脚

应用:

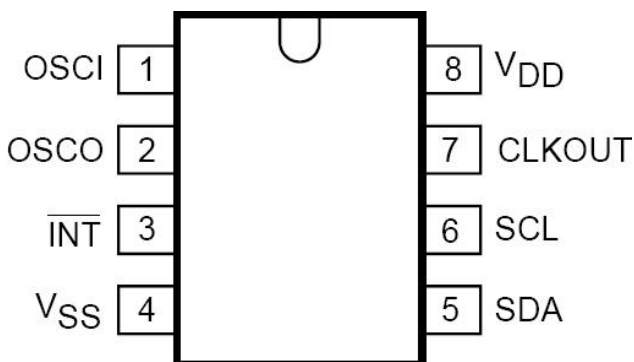
- 移动电话
- 便携仪器
- 传真机
- 电池电源产品



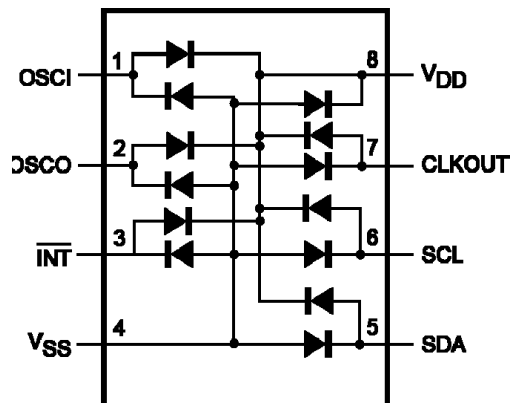
功能框图:



管脚排列图:



管脚二极管保护图:



管脚描述：

管脚号	符号	描述
1	OSCI	振荡器输入
2	OSCO	振荡器输出
3	$\overline{\text{INT}}$	中断输出（开漏，低电平有效）
4	V _{SS}	地
5	SDA	串行数据 I/O
6	SCL	串行时钟输入
7	CLKOUT	时钟输出（开漏）
8	V _{DD}	正电源

极限值：（T_{amb}=25℃）

参数名称	符号	最小	最大	单位
电源电压	V _{DD}	-0.5	+6.5	V
SCL 与 SDA 输入脚输入电压	V _I	-0.5	+6.5	V
OSCI 输入电压		-0.5	V _{DD} +0.5	V
CLKOUT 与 $\overline{\text{INT}}$ 输出电压	V _O	-0.5	+6.5	V
所有输入端直流输入电流	I _I	-10	+10	mA
所有输出端直流输出电流	I _O	-10	+10	mA
总功耗	P _{tot}		300	mW
工作温度	T _{opr}	-40	+85	℃
贮存温度	T _{stg}	-65	+150	℃

静态电特性：（若无其它规定， $V_{DD} = 1.8 \sim 5.5 \text{ V}$ ； $V_{SS} = 0 \text{ V}$ ； $T_{amb} = -40 \text{ to } +85^\circ \text{ C}$ ； $f_{osc} = 32.768 \text{ kHz}$ ；石英晶体 $R_s = 40 \text{ k}\Omega$ ； $C_L = 8 \text{ pF}$ ；）

参数名称	符号	测试条件	最小	典型	最大	单位	
电源							
工作电压	V_{DD}	I^2C 总线无效 $T_a=25^\circ \text{ C}$	1.0*1		5.5	V	
		I^2C 总线有效 $f_{SCL}=400\text{kHz}$	1.8*1		5.5	V	
提供可靠的时钟 / 日历数据时的工作电压		$T_a=25^\circ \text{ C}$	V_{LOW}		5.5	V	
工作电流 CLKOUT 失效 (FE=0)	I_{DD1}	$f_{SCL}=400\text{kHz} *2$			800	$\mu \text{ A}$	
		$f_{SCL}=100\text{kHz}$			200	$\mu \text{ A}$	
		$f_{SCL}=0\text{Hz}$; $T_a=25^\circ \text{ C} *2$					
		$V_{DD}=5\text{V}$		275	550	n A	
		$V_{DD}=3\text{V}$		250	500	n A	
		$V_{DD}=2\text{V}$		225	450	n A	
		$f_{SCL}=0\text{Hz} *2$					
		$V_{DD}=5\text{V}$		500	750	n A	
		$V_{DD}=3\text{V}$		400	650	n A	
$V_{DD}=2\text{V}$		400	600	n A			
工作电流 CLKOUT 有效 ($f_{CLKOUT}=32\text{kHz}$;FE=1)	I_{DD2}	$f_{SCL}=0\text{Hz}$; $T_a=25^\circ \text{ C} *2$					
		$V_{DD}=5\text{V}$		825	1600	n A	
		$V_{DD}=3\text{V}$		550	1000	n A	
		$V_{DD}=2\text{V}$		425	800	n A	
		$f_{SCL}=0\text{Hz} *2$					
		$V_{DD}=5\text{V}$		950	1700	n A	
		$V_{DD}=3\text{V}$		650	1100	n A	
$V_{DD}=2\text{V}$		500	900	n A			
输入							
低电平输入电压	V_{IL}		V_{SS}		$0.3V_{DD}$	V	
高电平输入电压	V_{IH}		$0.7V_{DD}$		V_{DD}	V	
输入漏电流	I_{LI}	$V_I=V_{DD}$ 或 V_{SS}	-1		+1	$\mu \text{ A}$	
输入电容	C_i	*3			7	p F	
输出							
低电平输出电流管脚 SDA	$I_{OL(SDA)}$	$V_{OL}=0.4\text{V}$; $V_{DD}=5\text{V}$	-3			mA	

参数名称	符号	测试条件	最小	典型	最大	单位
低电平输出电流管脚 INT	$I_{OL(INT)}$		-1			mA
低电平输出电流管脚 CLKOUT	$I_{OL(CLKOUT)}$		-1			mA
高电平输出电流管脚 CLKOUT	$I_{OH(CLKOUT)}$	$V_{OH}=4.6V$; $V_{DD}=5V$	1			mA
输出漏电流	I_{LO}	$V_O=V_{DD}$ or V_{SS}	-1		+1	μA
电压检测器						
掉电检测值	V_{LOW}	$T_a=25^\circ C$		0.9	1.0	V

*1 加电时振荡器可靠起动： $V_{DD}(\text{最小值；加电时}) = V_{DD}(\text{最小值}) + 0.3 V$ 。

*2 定时器源时钟 = 1/60 Hz; SCL 和 SDA = V_{DD} 。

*3 在样品基础上测试

动态电特性：（若无其它规定， $V_{DD} = 1.8$ to $5.5 V$; $V_{SS} = 0 V$; $T_{amb} = -40$ to $85^\circ C$;
 $f_{OSC} = 32.768 kHz$; 石英晶体 $R_s = 40 k\Omega$; $C_L = 8 pF$ ；）

参数名称	符号	测试条件	最小	典型	最大	单位
振荡器						
精确负载电容	C_L (integrated)		15	25	35	pF
振荡器稳定性	$\Delta f_{OSC} / f_{OSC}$	$\Delta V_{DD}=200mV$ $T_a=25^\circ C$		0.2		ppm
石英晶体参数 ($f_{OSC}=32.768kHz$)						
串联电阻	R_S				100	$k\Omega$
并联电阻	C_L		7		12.5	pF
可调电容	C_T		5		25	pF
CLKOUT 输出						
CLKOUT 功能因数	δ_{CLKOUT}	*1		50		%
I²C 总线定时特性 *2						
SCL 时钟频率	f_{SCL}	*3			400	kHz
起动条件保持时间	$t_{HD;STA}$		0.6			μs
重复起动条件的产生时间	$t_{SU;STA}$		0.6			μs
SCL 低电平时间	t_{LOW}		1.3			μs
SCL 高电平时间	t_{HIGH}		0.6			μs

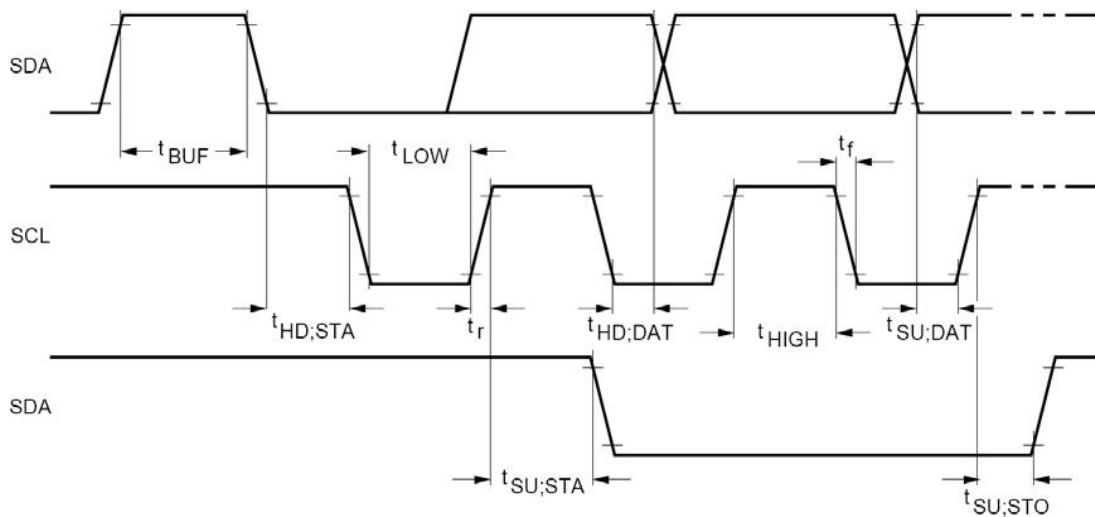
参数名称	符号	测试条件	最小	典型	最大	单位
SCL 和 SDA 上升沿时间	t_r				0.3	μs
SCL 和 SDA 下降沿时间	t_f				0.3	μs
SD 总线负载电容	C_b				400	pF
产生数据时间	$t_{SU;DAT}$		100			ns
保持数据时间	$t_{HD;DAT}$		0			ns
停止条件发生时间	$t_{SU;STO}$		0.6			μs
可接受的总线尖峰宽度	t_{sw}				50	μs

*1 无特别说明： $f_{CLKOUT} = 32.768 \text{ kHz}$.

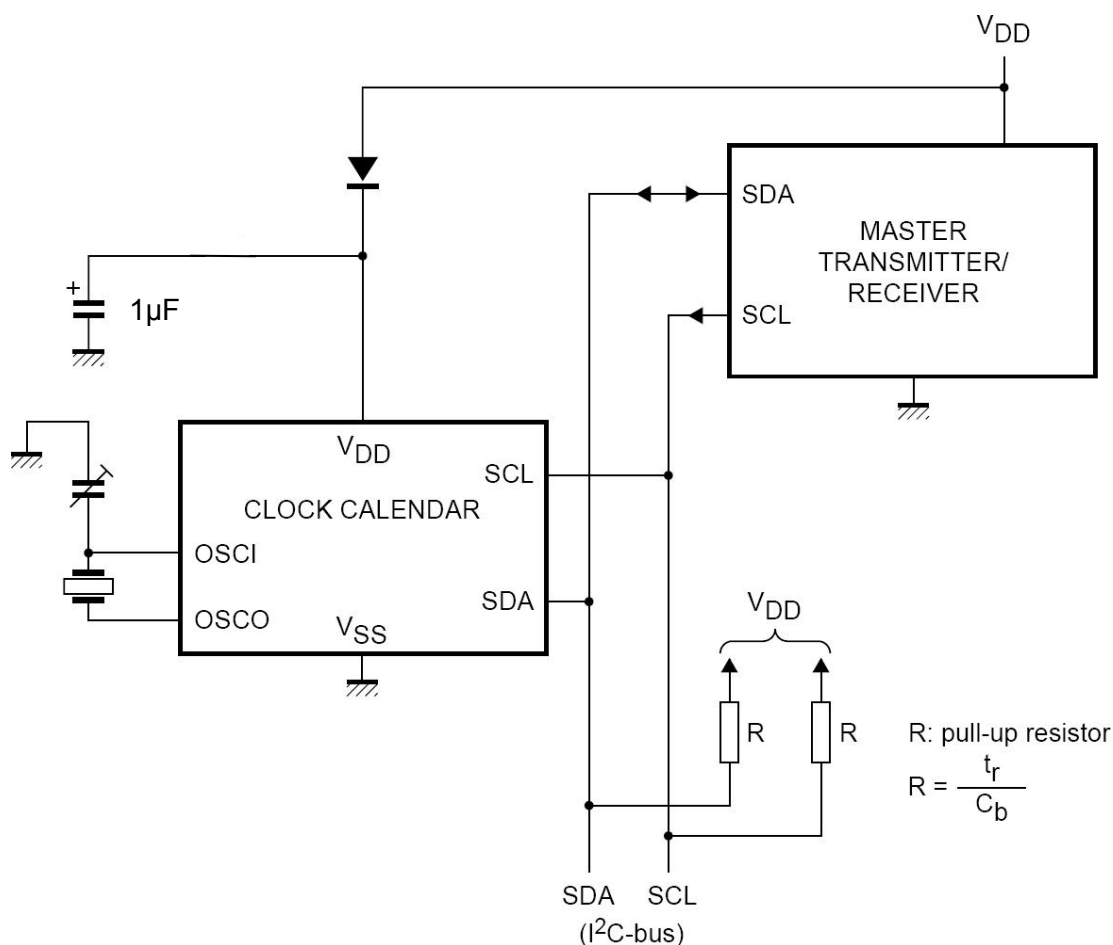
*2 所有定时数值在操作电压范围内（ T_{amb} 条件下）有效，参考输入电压在 V_{SS} 到 V_D 之间变化时 V_{IH} 和 V_{IL} 的值。

*3 I²C总线在两个起动或一个起动和停止条件下的访问时间必须小于1秒。

I²C 总线定时波形图：



应用图:



方法 1: 定值 OSCI 电容 —— 计算所需的电容平均值，用此值的定值电容，通电后在 CLKOUT 管脚上测出的频率应为 32.768k Hz，测出的频率值偏差去取决于石英晶体，电容偏差和器件之间的偏差（平均为 $\pm 5 \times 10^{-6}$ ）。平均偏差可达 5 分钟 / 年

方法 2: OSCI 微调电容 —— 可通过调整 OSCI 管脚的微调电容使振荡器频率达到精确值，这时可测出通电时管脚 CLKOUT 上的 32.768kHz 信号

方法 3: OSCI 输出 —— 直接测量管脚 OSCI 的输出。

应用概要:

D8563 有 16 个 8 位寄存器：一个可自动增量的地址寄存器，一个内置 32.768KHz 的振荡器（带有一个内部集成的电容），一个分频器（用于给实时时钟 RTC 提供源时钟），一个可编程时钟输出，一个定时器，一个报警器，一个掉电检测器和一个 400KHz I²C 总线接口。

所有 16 个寄存器设计成可寻址的 8 位并行寄存器，但不是所有位都有用。前两个寄存器（内存地址 00H，01H）用于控制寄存器和状态寄存器，内存地址 02H~08H 用于时钟计数器（秒~年计数器），地址 09H~0CH 用于报警寄存器（定义报警条件），地址 0DH 控制 CLKOUT 管脚的输出频率，地址 0EH 和 0FH 分别用于定时器控制寄存器和定时器寄存器。秒、分钟、小时、日、月、年、分钟报警、小时报警、日报警寄存器，编码格式为 BCD，星期和星期报警寄存器不以 BCD 格式编码。

当一个 RTC 寄存器被读时，所有计数器的内容被锁存，因此，在传送条件下，可以禁止对时钟/日历芯片的错读。

报警功能模式：

一个或多个报警寄存器 MSB（AE=Alarm Enable 报警使能位）清 0 时，相应的报警条件有效，这样，一个报警将在每分钟至每星期范围内产生一次。设置报警标志位 AF（控制/状态寄存器 2 的位 3）用于产生中断，AF 只可以用软件清除。

定时器：

8 位的倒计数器（地址 0FH）由定时器控制寄存器（地址 0EH，参见表 22）控制，定时器控制寄存器用于设定定时器的频率（4096，64，1，或 1/60Hz），以及设定定时器有效或无效。定时器从软件设置的 8 位二进制数倒数，每次倒数结束，定时器设置标志位 TF（参见表 4），定时器标志位 TF 只可以用软件清除，TF 用于产生一个中断（INT），每个倒数周期产生一个脉冲作为中断信号。TI/TP（参见表 4）控制中断产生的条件。当读定时器时，返回当前倒计数的数值。

CLKOUT 输出：

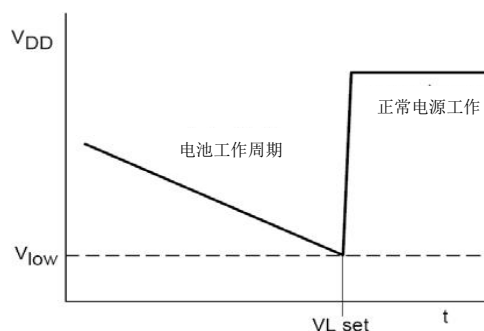
管脚 CLKOUT 可以输出可编程的方波。CLKOUT 频率寄存器（地址 0DH；参见表 20）决定方波的频率，CLKOUT 可以输出 32.768KHz(缺省值)，1024，32，1Hz 的方波。CLKOUT 为开漏输出管脚，通电时有效，无效时为高阻抗。

复位：

D8563 包含一个片内复位电路，当振荡器停止工作时，复位电路开始工作。在复位状态下，I²C 总线初始化，寄存器 TF、VL、TD1、TD0、TESTC、AE 被置逻辑 1，其它的寄存器和地址指针被清 0。

掉电检测器和时钟监控：

D8563 内置掉电检测器，当 VDD 低于 V_{low} 时，位 VL（Voltage Low，秒寄存器的位 7）被置 1，用于指明可能产生不准确的时钟/日历信息，VL 标志位只可以用软件清除。当 VDD 慢慢降低（例如以电池供电）达到 V_{low} 时，标志位 VL 被设置，这里可能会产生中断。



掉电检测图

寄存器结构:

表 1、寄存器概况:

标明 ‘-’ 的位无效, 标明 ‘0’ 的位位置逻辑 0.

地址	寄存器名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
00H	控制/状态寄存器1	TEST	0	STOP	0	TESTC	0	0	0
01H	控制/状态寄存器2	0	0	0	TI/TP	AF	TF	AIE	TIE
0DH	CLKOUT频率寄存器	FE						FD1	FDO
0EH	定时器控制寄存器	TE						TD1	TDO
0FH	定时器倒数计数数值寄存器	定时器倒数计数数值							

表 2、BCD 格式寄存器概况:

标明 ‘-’ 的位无效

地址	寄存器名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
02h	秒	VL	00~59BCD码格式数						
03h	分钟		00~59BCD码格式数						
04h	小时			00~59BCD码格式数					
05h	日			01~31BCD码格式数					
06h	星期							0~6	
07h	月/世纪	C			01~12 BCD码格式数				
08h	年	00~99 BCD码格式数							
09h	分钟报警	AE	00~59 BCD码格式数						
0Ah	小时报警	AE	00~23 BCD码格式数						
0BH	日报警	AE	01~31 BCD码格式数						
0CH	星期报警	AE						0~6	

控制/状态寄存器 1:

表 3、控制/状态寄存器 1 位描述 (地址 00H)

Bit	符号	描述
7	TEST1	TEST1=0; 普通模式 TEST1=1; EXT_CLK测试模式
5	STOP	STOP=0; 芯片时钟运行 STOP=1; 所有芯片分频器异步置逻辑0; 芯片时钟停止运行, (CLKOUT在32.768kHz时可用)
3	TESTC	TESTC=0; 电源复位功能失效 (普通模式时置逻辑0) TESTC=1; 电源复位功能有效
6, 4, 2, 1, 0	0	缺省值置逻辑0

控制/状态寄存器 2：

表 4、控制/状态寄存器 2 位描述（地址 01H）

Bit	符号	描 述
7, 6, 5	0	缺省值置逻辑0
4	TI/TP	TI/TP=0: 当TF有效时INT有效(取决于TIE 的状态) TI/TP=1: INT脉冲有效, 参见表8(取决于TIE的状态) 注意: 若AF和AIE都有效时, 则INT一直有效
3	AF	当报警发生时, AF被置逻辑1;在定时器倒数结束时, TF被置逻辑1, 它们在被软件重写前一直保持原有值, 若定时器和报警中断都请求时, 中断源由AF和TF决定, 若要使清除一个标志位而防止另一标志位被重写, 应运用逻辑指令AND, 标志位AF和TF值描述参见表9。
2	TF	
1	AIE	标志位AIE和TIE决定一个中断的请求有效或无效, 当AF或TF中一个为“1”时中断是AIE和TIE都置“1”时的逻辑或。 AIE=0:报警中断无效; AIE=1:报警中断有效
0	TIE	

表 5、 $\overline{\text{INT}}$ 操作 (bit TI/TP=1)

源时钟 (Hz)	/ $\overline{\text{INT}}$ 周期	
	n=1	n>1
4096	1/8192	1/4096
64	1/128	1/64
1	1/64	1/64
1/60	1/64	1/64

*1 TF 和 $\overline{\text{INT}}$ 同时有效。

*2 n为倒数计数定时器的数值, 当n = 0 时定时器停止工作。

表 6、AF 与 TF 值描述：

R/W	Bit; AF		Bit; TF	
	值	描述	值	描述
Read读	0	报警标志无效	0	定时器标志无效
	1	报警标志有效	1	定时器标志有效
Write写	0	报警标志被清除	0	定时器标志被清除
	1	报警标志保持不变	1	定时器标志保持不变

秒、分钟和小时寄存器：

表 7、秒/VL 寄存器位描述（地址 02H）

Bit	符号	描 述
7	VL	VL=0:保证准确的时钟/日历数据 VL=1:不保证准确的时钟/日历数据
6~0	-	代表BCD格式的当前秒数值，值为00~99 例如：〈秒〉=1011001, 代表59秒

表 8、分钟寄存器位描述（地址 03H）

Bit	符号	描 述
7	-	无效
6~0	〈分钟〉	代表BCD格式的当前分钟数值，值为00~59

表 9、小时寄存器位描述（地址 04H）

Bit	符号	描 述
6		无效
5~0	小时〉	代表BCD格式的当前小时数值，值为00~23

日、星期、月/世纪和年寄存器：

表 10、日寄存器位描述（地址 05H）

Bit	符号	描 述
7~6	-	无效
5~0	〈日〉	代表BCD格式的当前日数值，值为01~31。 当年计数器的值是闰年时，D8563自动给二月增加一个值，使其成为29天

表 11、星期寄存器位描述（地址 06H）

Bit	符号	描 述
7~3	-	无效
2~0	〈星期〉	代表当前星期数值0~6, 参见表12, 这些位也可由用户重新分配

表 12、星期分配表

日(Day)	Bit2	Bit1	Bit0
星期日	0	0	0
星期一	0	0	1
星期二	0	1	0
星期三	0	1	1
星期四	1	0	0
星期五	1	0	1
星期六	1	1	0

表 13、月/世纪寄存器位描述（地址 07H）

Bit	符号	描 述
7	C	世纪位；C=0指定世纪数为20××，C=1指定世纪数为19××，“××”为年寄存器中的值，参见表15。当年寄存器中的值由99变为00时，世纪位会改变。
6~5		无 用
4~0	<月>	代表BCD格式的当前月份，值为01~12；参见表14。

表 14、月分配表

月份	Bit4	Bit3	Bit2	Bit1	Bit0
一月	0	0	0	0	1
二月	0	0	0	1	0
三月	0	0	0	1	1
四月	0	0	1	0	0
五月	0	0	1	0	1
六月	0	0	1	1	0
七月	0	0	1	1	1
八月	0	1	0	0	0
九月	0	1	0	0	1
十月	1	0	0	0	0
十一月	1	0	0	0	1
十二月	1	0	0	1	0

表 15、年寄存器位描述（地址 08H）

Bit	符号	描 述
7~0	<年>	代表BCD格式的当前年数值，值为00~99。

报警寄存器:

当一个或多个报警寄存器写入合法的分钟、小时、日或星期数值并且它们相应的AE（Alarm Enable）位为逻辑0，以及这些数值与当前的分钟、小时、日或星期数值相等，标志位AF（Alarm Flag）被设置，AF保存设置值直到被软件清除为止，AF被清除后，只有在时间增量与报警条件再次相匹配时才可再被设置。报警寄存器在它们相应位AE置为逻辑1时将被忽略。

表16、分钟报警寄存器位描述（地址09H）

Bit	符号	描 述
7	AE	AE=0, 分钟报警有效; AE=1, 分钟报警无效
6~0	〈分钟报警〉	代表BCD格式的分钟报警数值, 值为00~59

表17、小时报警寄存器位描述（地址0AH）

Bit	符号	描 述
7AE	AE=0;	小时报警有效; AE=1; 小时报警无效
6~0	〈小时报警〉	代表BCD格式的小时报警数值, 值为00~23

表18、日报警寄存器位描述（地址0BH）

Bit	符号	描 述
7	AE	AE=0; 日报警有效。AE=1; 日报警无效。
6~0	〈日报警〉	代表BCD格式的日报警数值, 值为00~31

表19、星期报警寄存器位描述（地址0CH）

Bit	符号	描 述
7	AE	AE=0; 星期报警有效。AE=1; 星期报警无效
6~0	〈星期报警〉	代表BCD格式的星期报警数值, 值为0~6

CLKOUT频率寄存器

表20、CLKOUT频率寄存器位描述（0DH）

Bit	符号	描 述
7	FE	FE=0; CLKOUT输出被禁止并设成高阻抗。 FE=1; CLKOUT输出有效。
6~2	-	无效
1	FD1	用于控制CLKOUT的频率输出管脚(fcxouT), 参见表21。
0	FD0	

表 21、CLKOUT 频率选择表

FD1	FD0	CLKOUT
0	0	32.768kHz
0	1	1024Hz
1	0	32Hz
1	1	1Hz

倒计时定时器寄存器

定时器寄存器是一个 8 位字节的倒计时定时器，它由定时器控制器中位 TE 决定有效或无效，定时器的时钟也可以由定时器控制器选择，其它定时器功能，如中断产生，由控制 / 状态寄存器 2 控制。为了能精确读回倒计数的数值，I2C 总线时钟 SCL 的频率应至少为所选定时器时钟频率的两倍。

表 22、定时器控制器寄存器位描述（地址 0EH）

Bit	符号	描述
7	TE	TE=0;定时器无效。TE=1;定时器有效。
6~2	-	无用
1	TD1	定时器时钟频率选择位，决定倒计时定时器的时钟频率，参见表23,不用时TD1和TD0应设为“11” (1/60Hz),以降低电源损耗。
0	TD0	

表 23、定时器时钟频率选择

TD1	TD0	定时器时钟频率(Hz)
0	0	4096
0	1	64
1	0	1
1	1	1/60

表 24、定时器倒计时数值寄存器位描述（地址 0FH）

Bit	符号	描述
7~0	《定时器倒计时数值》	倒计时数值“n”， 倒计时周期=n/时钟频率

EXT_CLK 测试模式:

测试模式用于在线测试、建立测试模式和控制 RTC 的操作。

测试模式由控制 / 状态寄存器 1 的位 TEST1 设定，这时 CLKOUT 管脚成为输入管脚。在测试模式状态下，通过 CLKOUT 管脚输入的频率信号代替片内的 64Hz 频率信号，每 64 个上升沿将产生 1 秒的时间增量。

注意：进入EXT_CLK测试模式时时钟不与片内64Hz始终时钟同步，也确定不出预分频的状态

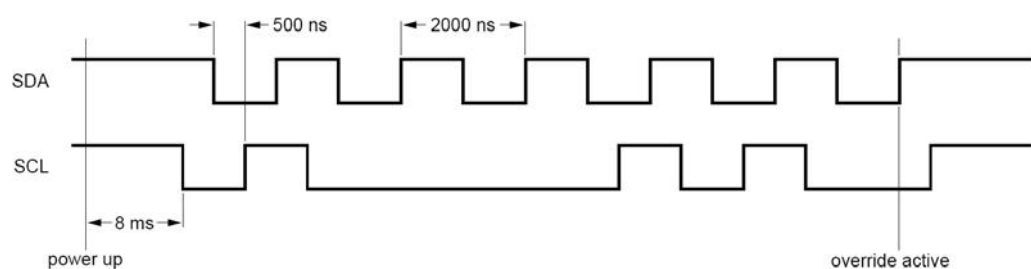
操作举例：

1. 进入EXT_CLK测试模式；设置控制/状态寄存器1的位7（TEST=1）。
2. 设置控制/状态寄存器1的位5（STOP=1）。
3. 清除控制/状态寄存器1的位5（STOP=0）。
4. 设置时间寄存器（秒、分钟、小时、日、星期、月/世纪和年）为期望值。
5. 提供32个时钟脉冲给CLKOUT。
6. 读时间寄存器观察第一次变化。
7. 提供64个时钟脉冲给CLKOUT。
8. 读时间寄存器观察第二次变化；需要读时间寄存器的附加增量时，重复步骤7和8。

电源复位（POR）失败模式：

POR的持续时间直接与振荡器的起动时间有关。一种内嵌的长时间起动的电路可使POR失效，这样可使设备测试加速。这种模式的设定要求I²C总线管脚SDA和SCL的信号波形如下图所示，图中所有的时间值为所需的最小值。

当进入失败模式时，芯片立即停止复位，操作通过I²C总线进入EXT_CLK测试模式。设置位TESTC逻辑0可消除失败模式，再次进入失败模式只有在设置TESTC为逻辑1后进行。在普通模式时设置TESTC为逻辑0没有意义，除非想阻止进入POR失败模式。



POR 失败时序图

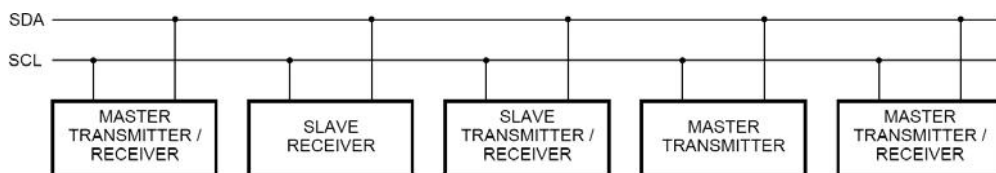
串行接口：

D8563的串行接口为I²C总线。

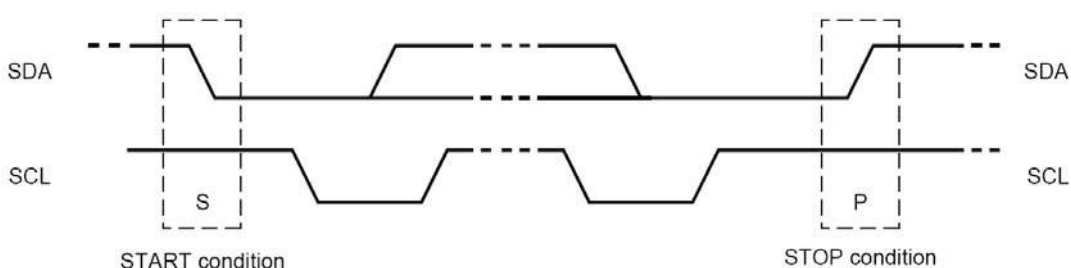
I²C总线特性：

I²C总线用两条线（SDA和SCL）在芯片和模块间传递信息。SDA为串行数据线，SCL为串行时钟线，两条线必须用一个上拉电阻与正电源相连，其数据只有在总线不忙时才可传送。

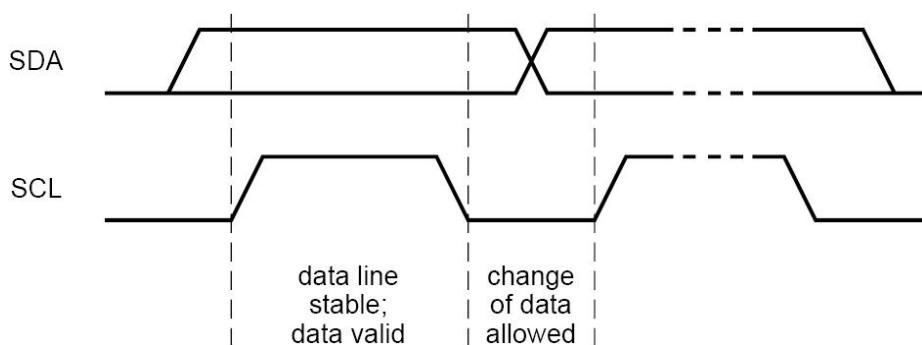
产生信号的设备是传送器，接收信号的设备是接收器，控制信号的设备是主设备，受控制信号的设备是从设备。

I²C总线系统配置图**启动（START）和停止（STOP）条件：**

总线不忙时，数据线和时钟线保持高电平。数据线在下降沿而时钟线为高电平时为启动条件（S），数据线在下降沿而时钟线为高电平时为停止条件（P），参见下图。

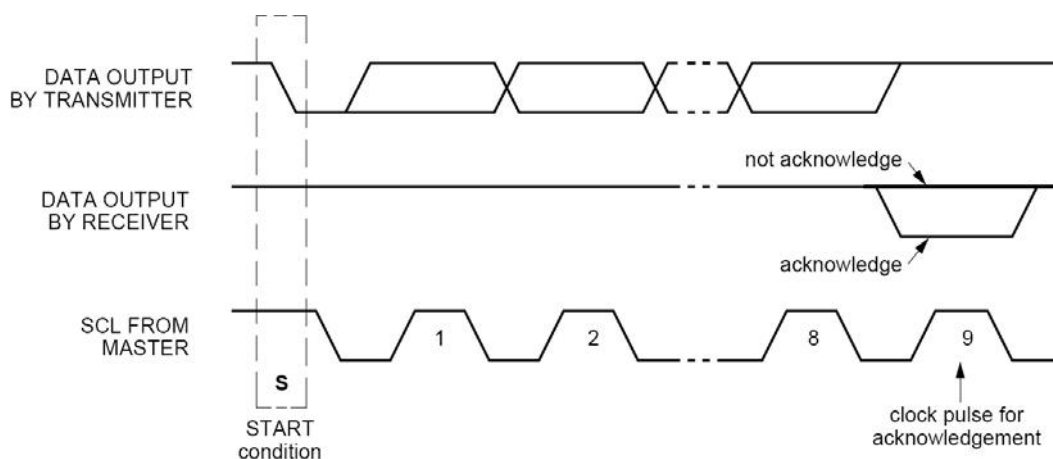
I²C总线的启动（START）和停止（STOP）条件**传送位：**

每个时钟脉冲传送一个数据位，SDA线上的数据在时钟脉冲高电平时应保持恒定，否则SDA线上的数据将成为上面提及的控制信号，参见下图。

I²C总线上的位传送**标志位：**

在启动条件和停止条件之间传送器传给接收器的数据数量没有限制。每个8位字节后加一个标志位，传送器产生高电平的标志位，这时主设备产生一个附加标志时钟脉冲。

从接收器必须在接收到每个字节后产生一个标志位，主接收器也必须在接收从传送器传送的每个字节后产生一个标志位。在标志位时钟脉冲出现时，SDA线应保持低电平（应考虑启动和保持时间）。传送器应在从设备接收最后一个字节时变为低电平，使接收器产生标志位，这时主设备可产生停止条件。

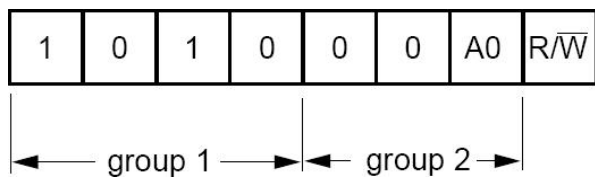


I²C总线上的标志位

I²C总线协议:

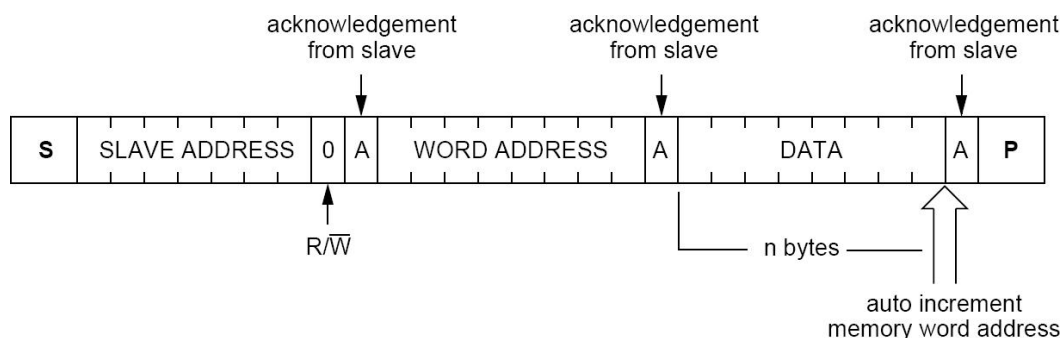
注意：用I²C总线传递数据前，接收的设备应先标明地址，在I²C总线启动后，这个地址与第一个传送字节一起被传送。D8563可以作为一个从接收器或从传送器，这时时钟信号线SCL只能是输入信号线，数据信号线SDA是一条双向信号线。

D8563从地址参见下图。

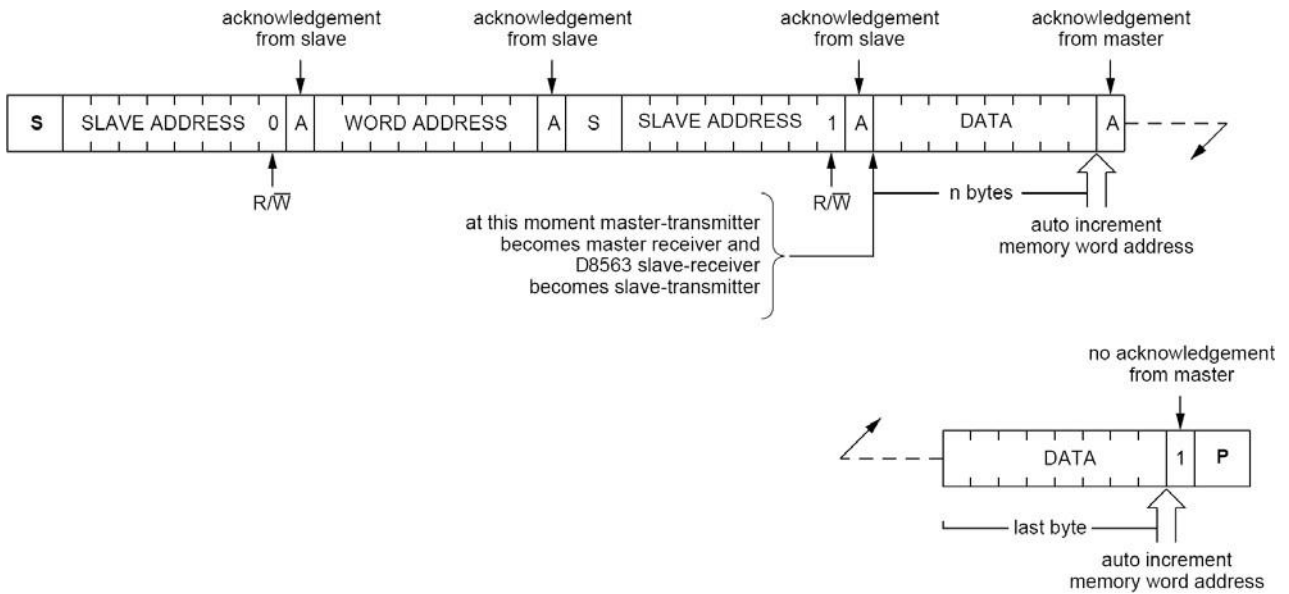


从地址图

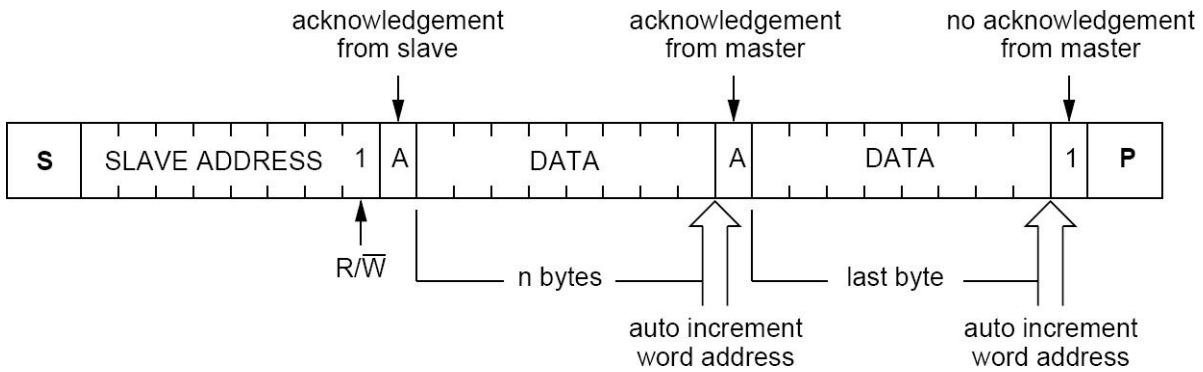
时钟/日历芯片读/写周期：三种D8563读/写周期中I²C总线的配置参见以下三图，图中字地址是四个位的数，用于指出下一个访问的寄存器，字地址的高四位无用。



主传送器到从接收器（写模式）

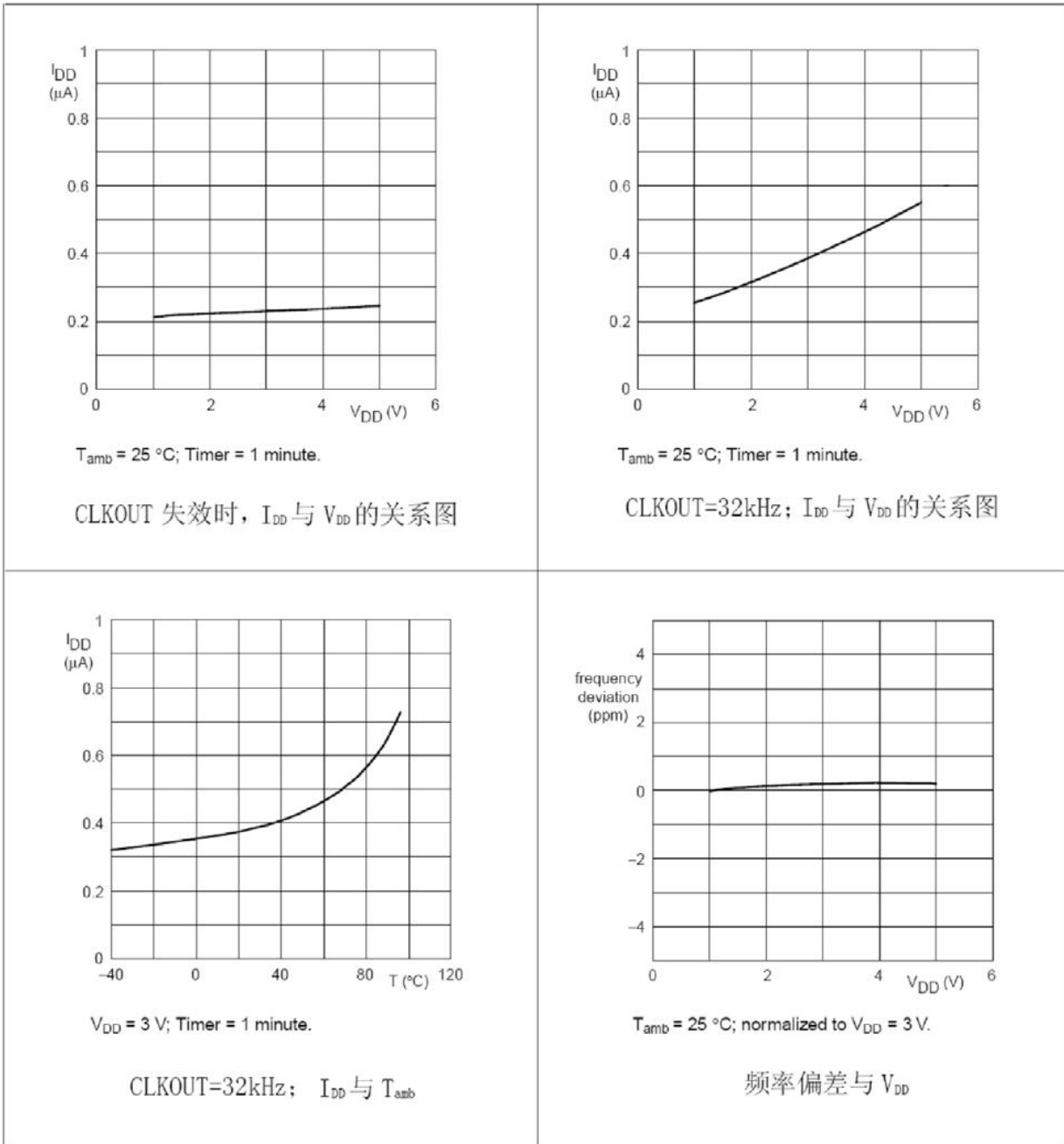


设置字地址后主设备读数据（写字地址；读数据）

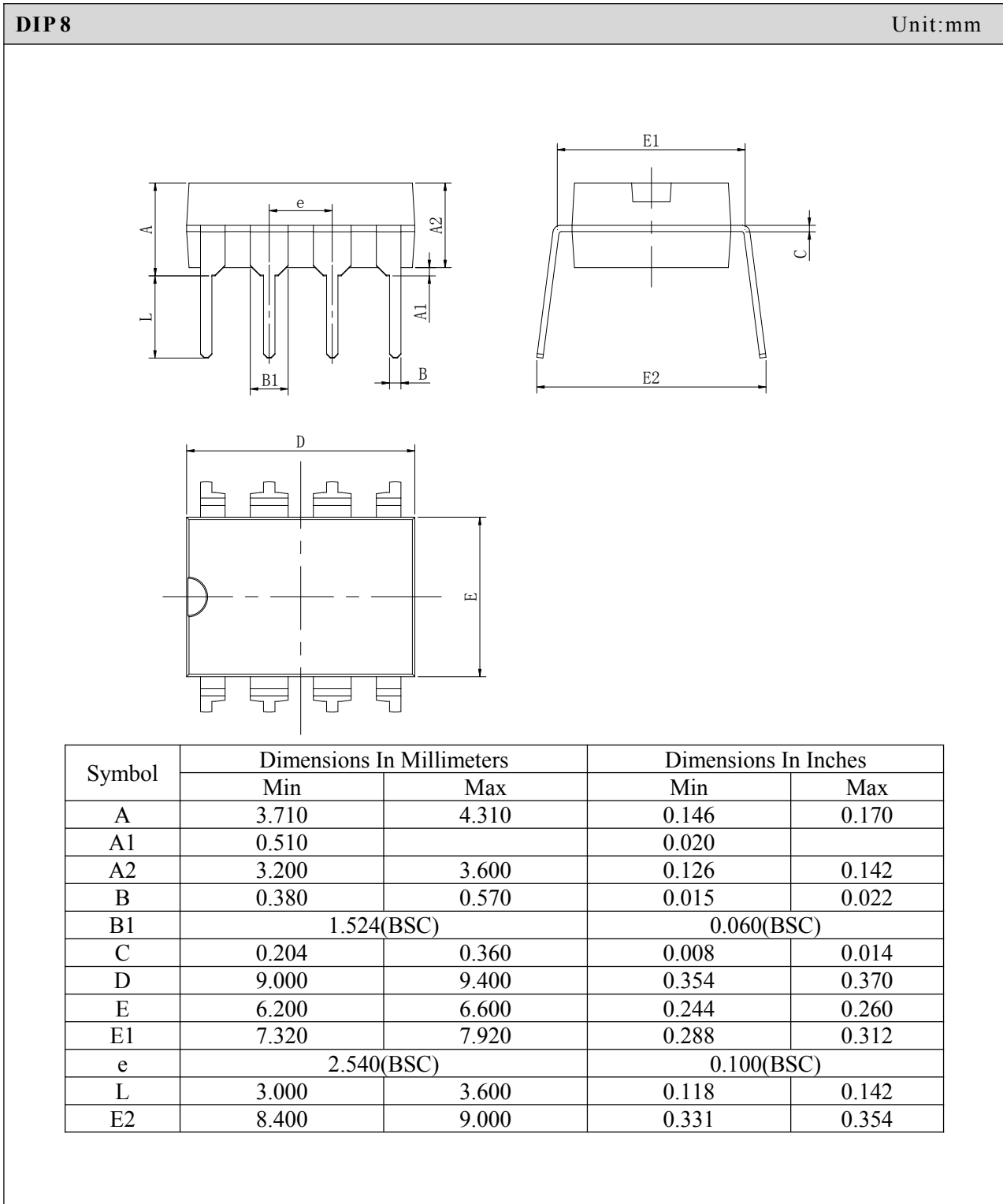


主设备读从设备第一个字节数据后的数据（读模式）

特性曲线

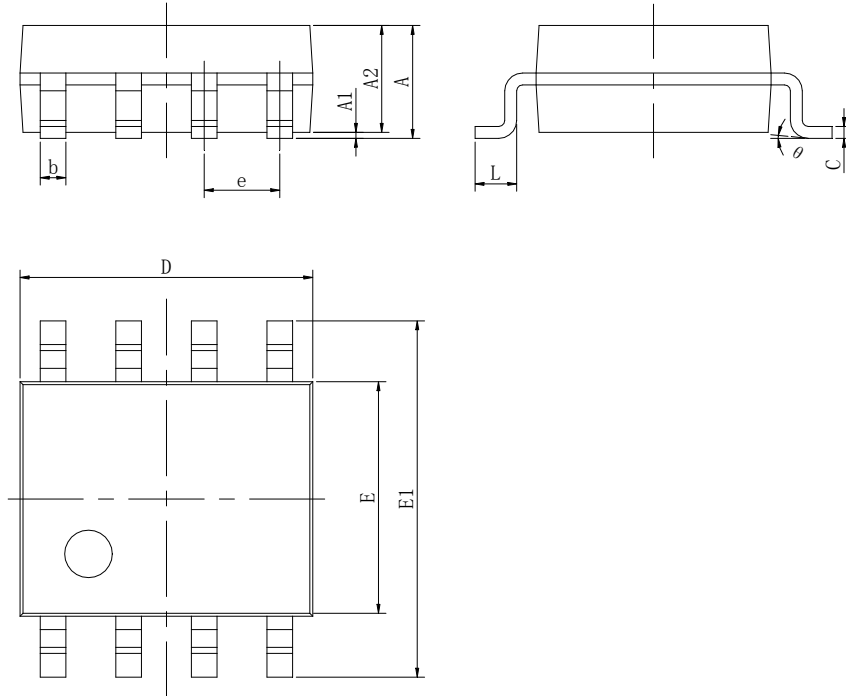


封装外形图:

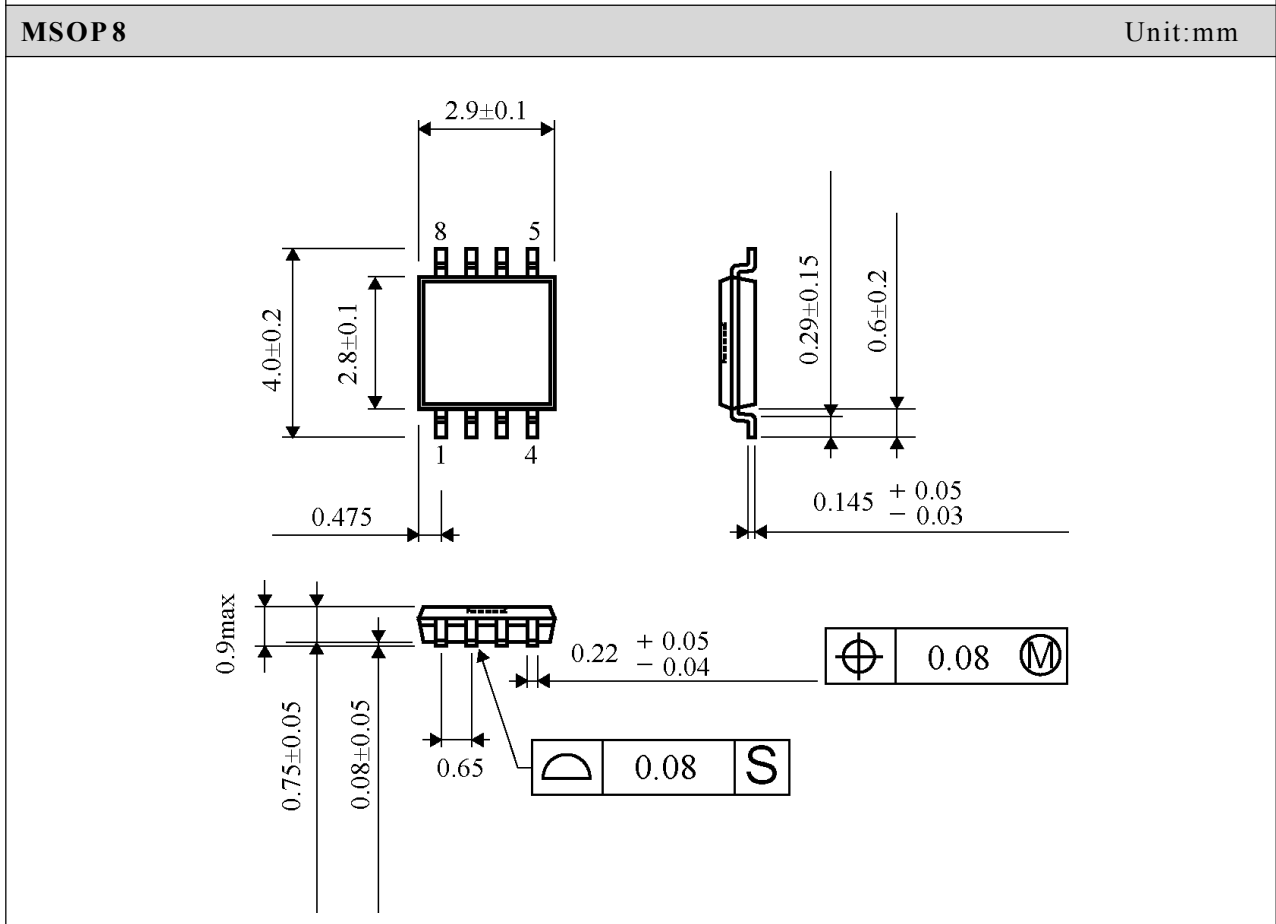
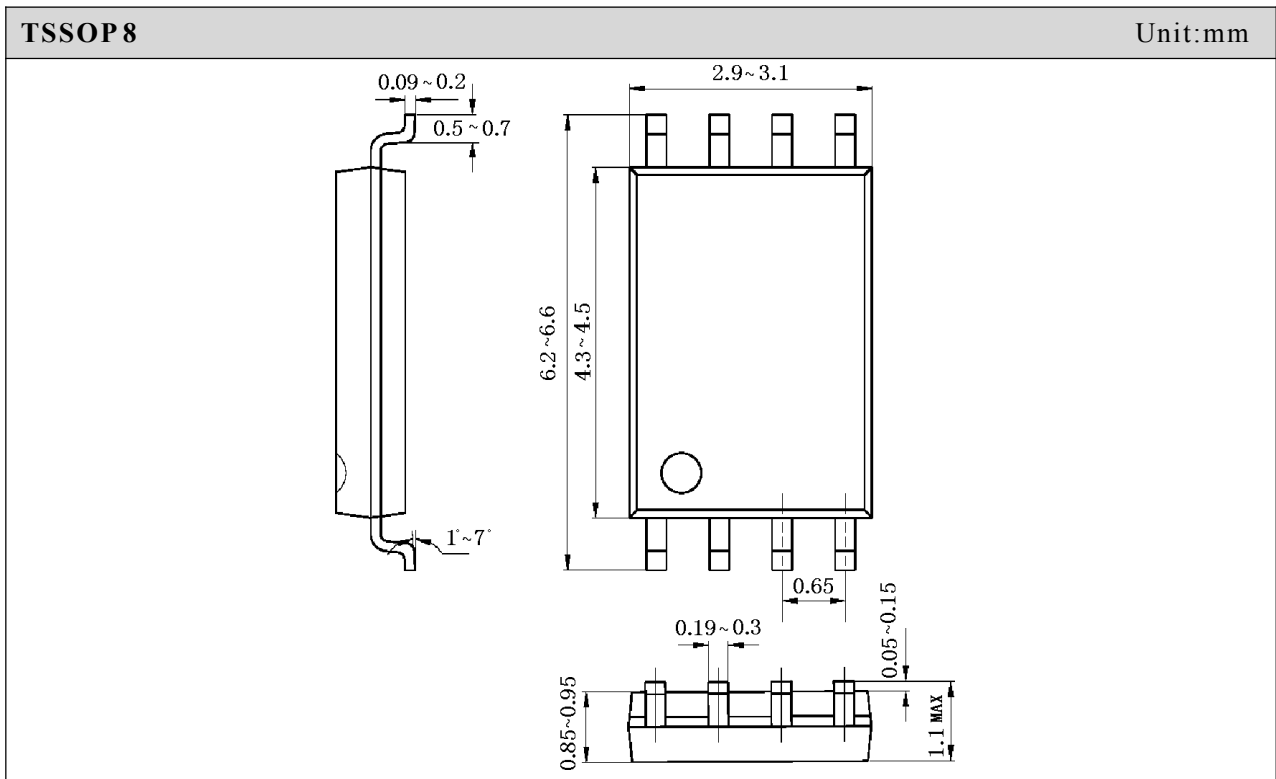


SOP8

Unit:mm

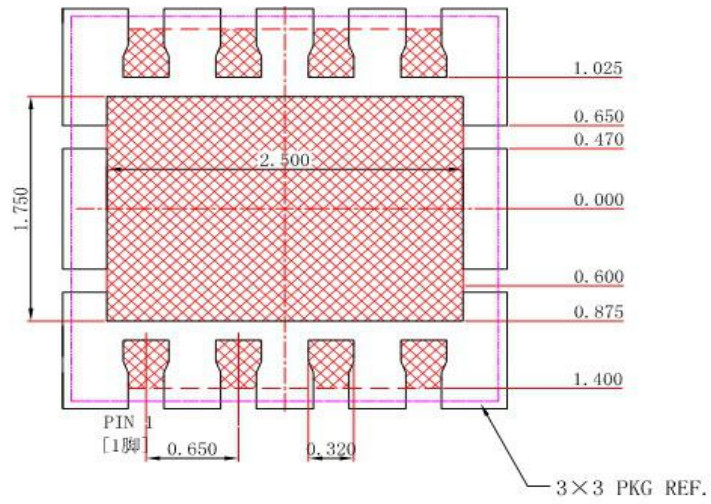


Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.800	0.053	0.071
A1	0.050	0.250	0.004	0.010
A2	1.250	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.006	0.010
D	4.780	5.000	0.185	0.197
E	3.800	4.000	0.150	0.157
E1	5.800	6.300	0.228	0.244
e	1.270(BSC)		0.050(BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°



D FN8

Unit:mm



TOP VIEW

声明:

- 芯谷科技保留产品说明书的更改权，恕不另行通知！客户在下单前，需确认获取的资料是否为最新版本，并验证相关信息的完整性。
- 任何半导体产品在特定的条件下都有失效或发生故障的可能，买方有责任在使用芯谷科技产品进行系统设计和整机制造时遵守安全标准，并采取相应的安全措施，以避免潜在失败风险可能造成人身伤害或财产损失情况的发生！
- 产品提升永无止境，芯谷科技将竭诚为客户提供性能更佳、质量更优的集成电路产品。